

Empowered by Innovation **NEC**

NECのHPCへの取組み

日本電気株式会社
伊藤行雄

2008年11月14日

Empowered
by
Innovation

Empowered by Innovation **NEC**

NECのコンピュータ製品の歩み

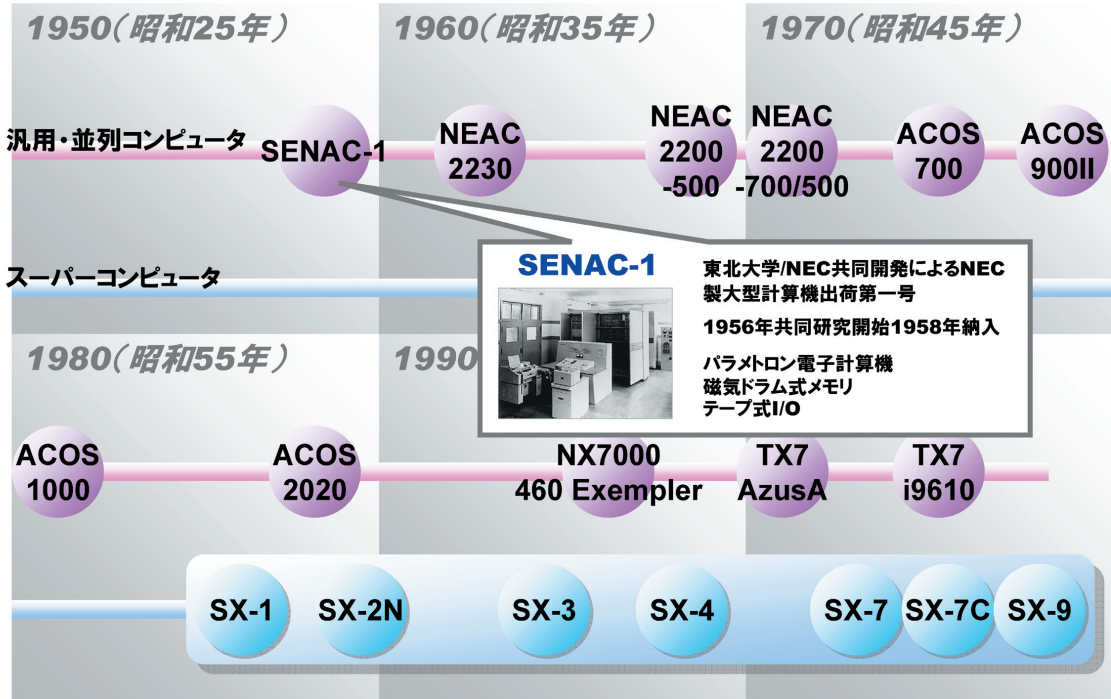
SX-9のテクノロジー

将来HPCへの取組み

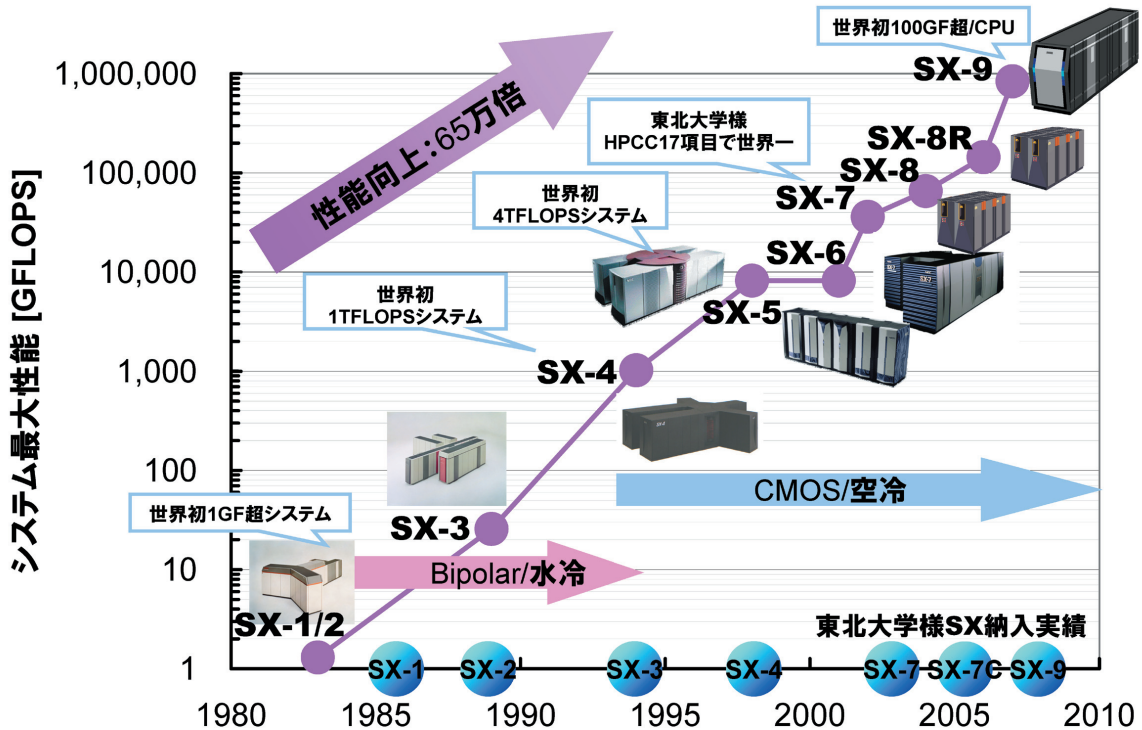
東北大学様とNECの産学連携

Empowered
by
Innovation

東北大学様とNECの歩み



SXシリーズの歴史



NECのコンピュータ製品の歩み

SX-9のテクノロジー

将来HPCへの取り組み

東北大学様とNECの産学連携

Empowered by Innovation

SX-9

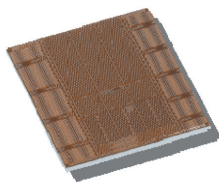
“高性能”と“使いやすさ”の両立

CPU

プロセッサ演算性能で
世界一のパワフルCPU

演算性能**102.4GF**

メモリバンド幅**256GB/s**



ノード

フラットな大規模共有メモリ
自動並列化と高性能を実現

演算性能**1.6TF**

共有メモリ容量**1TB**

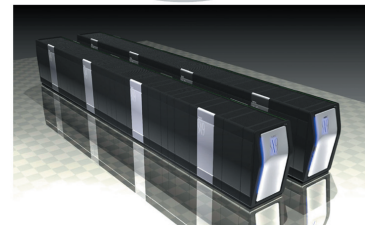


マルチノード

スケーラブルシステムで
超大規模問題に対応

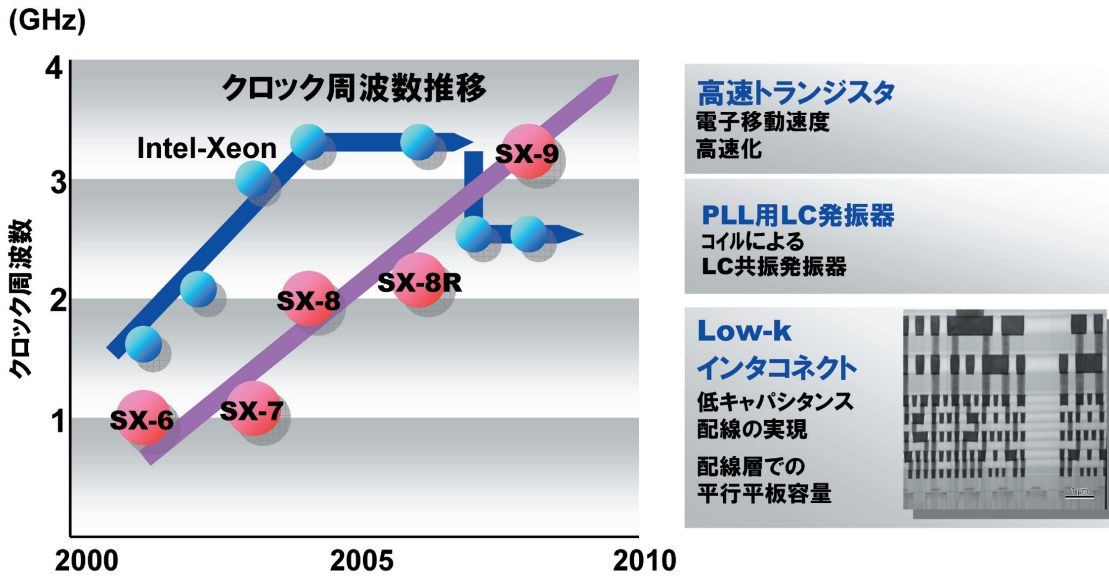
通信バンド幅**128GB/s x2**

システム演算性能**838.9TF**



CPUの高速化技術

最先端LSI技術を採用し、クロック周波数の高速化を実現



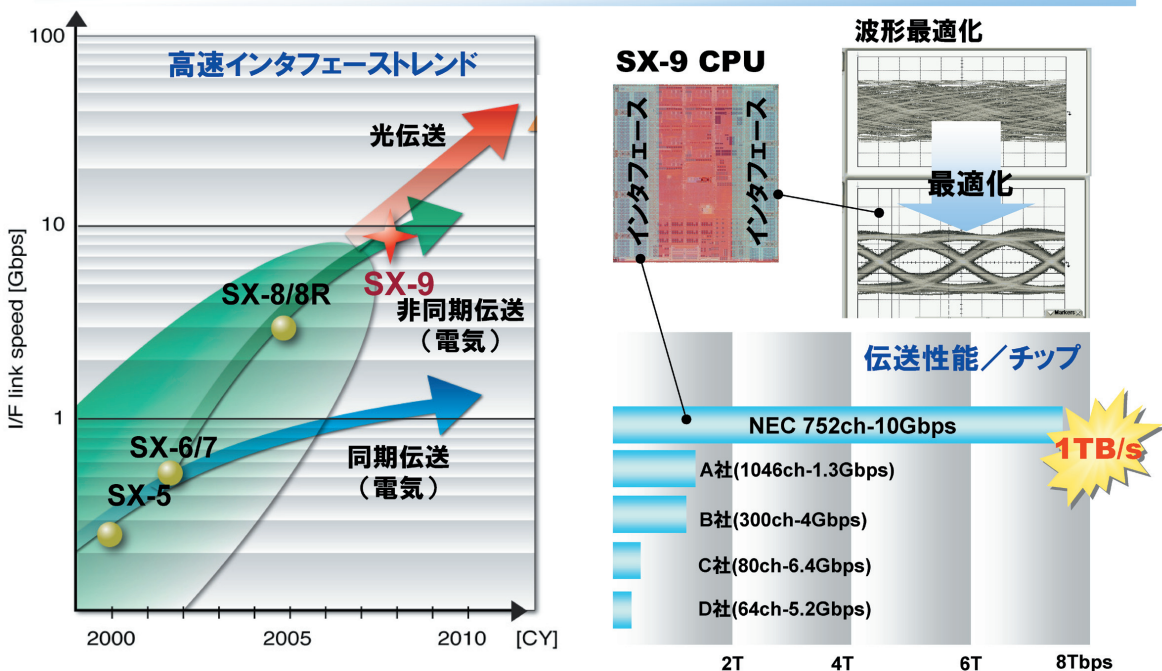
7

© NEC Corporation 2008

Empowered by Innovation **NEC**

高速伝送技術

世界最高速レベルのインターフェース回路で超高速インターフェース実現

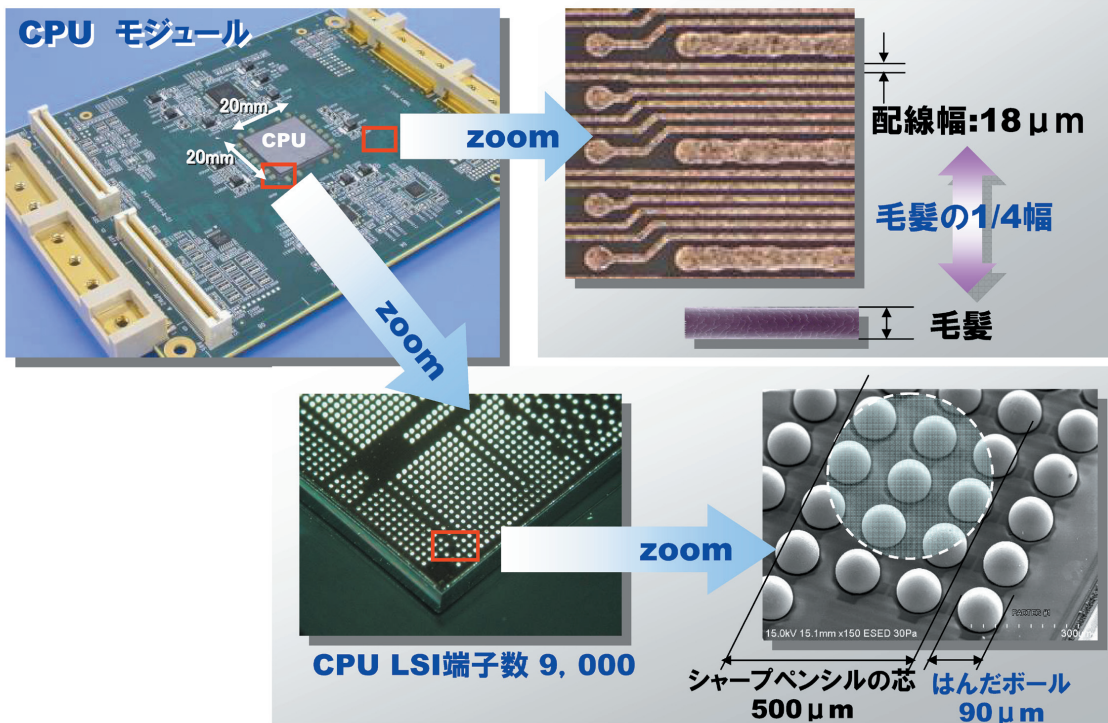


8

© NEC Corporation 2008

Empowered by Innovation **NEC**

高いメモリバンド幅を実現する高密度実装技術

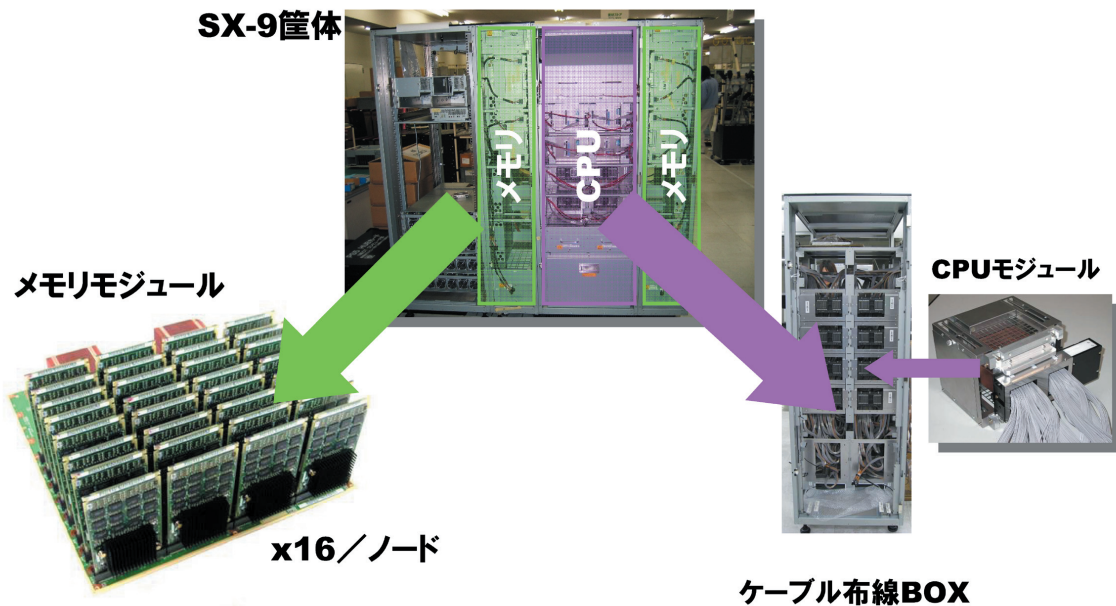


9

© NEC Corporation 2008

Empowered by Innovation **NEC**

高いメモリバンド幅を実現する高密度実装技術



30cm角のメモリモジュールに約800個、
ノードあたり12,000個以上のメモリチップを実装

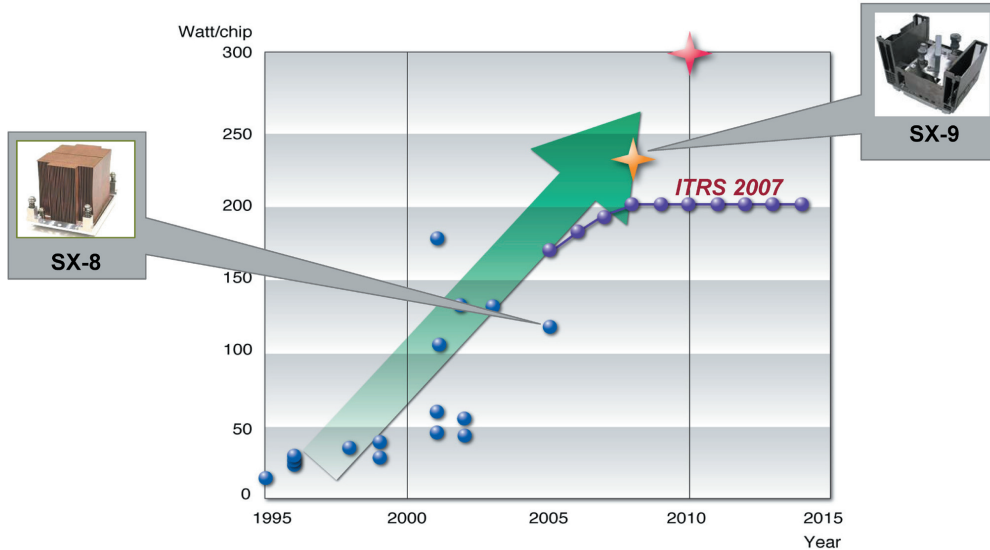
14,500本の差動同軸ケーブルを収納

10

© NEC Corporation 2008

Empowered by Innovation **NEC**

システムを支える最先端冷却技術



ITRSでは、冷却性能がチップの消費電力を制限する主要ファクターと予測

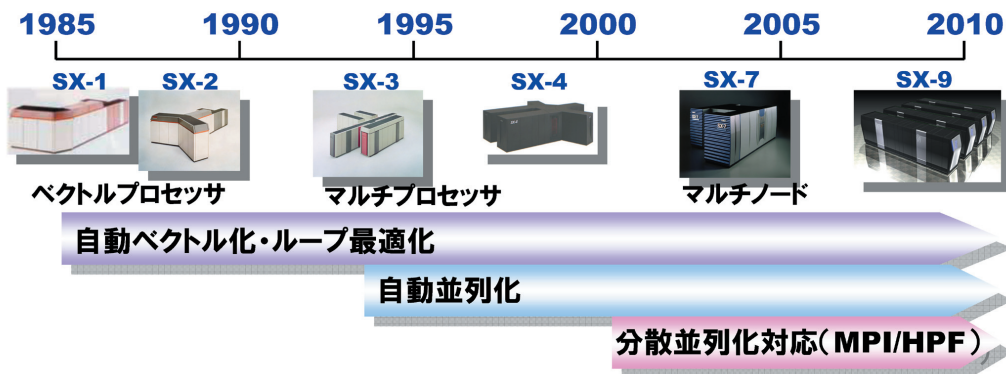
コンパイラ

■ SXのHW性能を最大限に引き出すFortran、C/C++コンパイラ

- オプションひとつで動作する**自動ベクトル化・ループ最適化・自動並列化**
- アーキテクチャ、言語仕様、アプリケーションプログラムの進化に対応して**20年間強化を継続**



全ての人がSXの高性能を簡単に享受

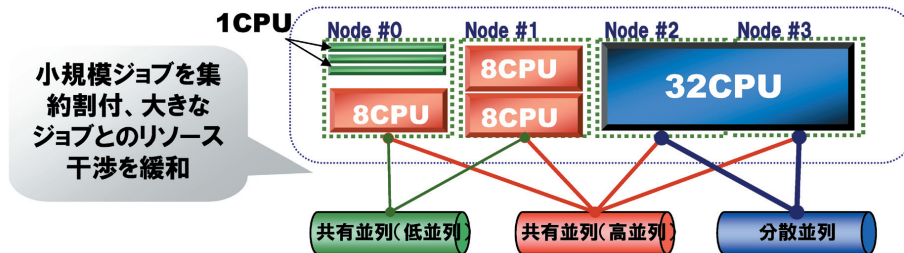


運用管理

■多種多様な運用シーンでHW資源を最大限有効に活用するジョブ管理機能

- 大規模計算センター運用に適したジョブ管理機能
- 東北大様の運用ポリシーおよび運用実績のフィードバックを反映し強化

- ◆ 利用するHW資源が異なる大小ジョブが混在した運用でマルチノードシステムの高稼働率を実現



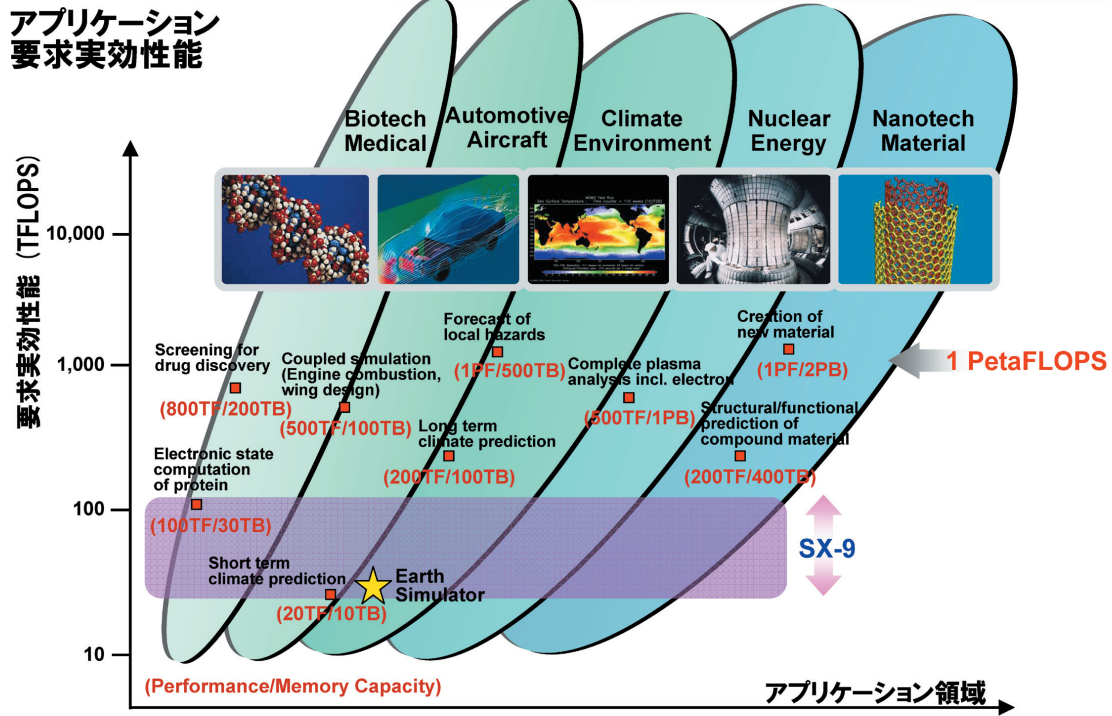
NECのコンピュータ製品の歩み

SX-9のテクノロジー

将来HPCへの取り組み

東北大様とNECの産学連携

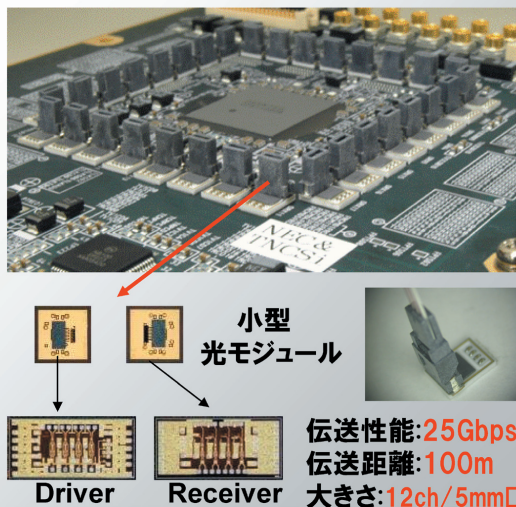
ペタフロップス コンピューティング



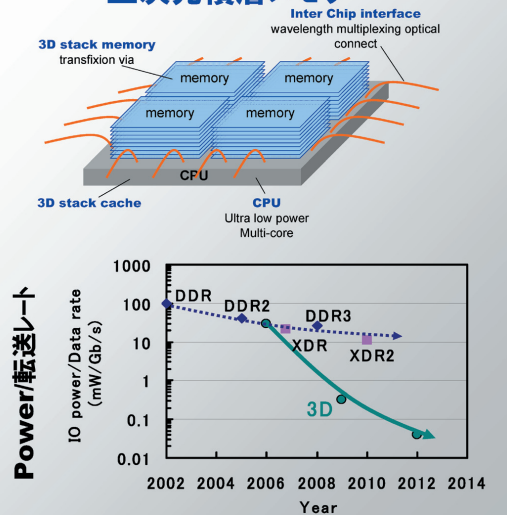
ペタフロップス時代へ向けたHPC技術

さらなる広帯域メモリバンド幅、低消費電力を目指し研究開発推進中

超高速、超小型光モジュール



三次元積層メモリ

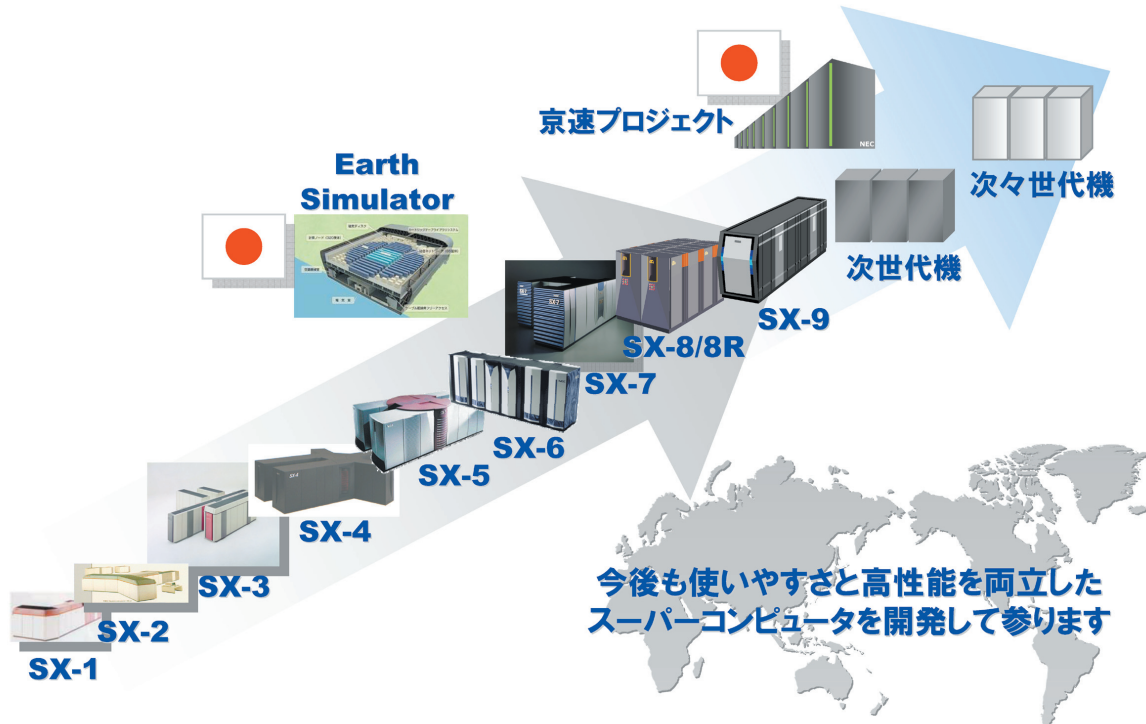




東北大学様とNECの産学連携



NECのHPC製品ロードマップ



Empowered by Innovation

NEC